(19) **日本国特許庁(JP)**

(12) 公 開 特 許 公 報(A)

(11)特許出願公開番号

テーマコード (参考)

特開2004-80467 (P2004-80467A)

(43) 公開日 平成16年3月11日 (2004.3.11)

(51) Int.C1.7

HO4N 5/335 HO1L 27/146 FI

HO4N 5/335 HO4N 5/335 HO1L 27/14

P E A 4M118 5CO24

審査請求 未請求 請求項の数 1 〇L (全 5 頁)

(21) 出願番号 (22) 出願日 特願2002-238982 (P2002-238982) 平成14年8月20日 (2002.8.20) (71) 出願人 000004329

日本ビクター株式会社

神奈川県横浜市神奈川区守屋町3丁目12番地

(72) 発明者 北見 薫

神奈川県横浜市神奈川区守屋町3丁目12

番地 日本ビクター株式会社内

Fターム(参考) 4M118 AA05 AB01 BA14 FA06

5C024 CX04 GY31 GZ50 HX13 HX21

HX29 HX50

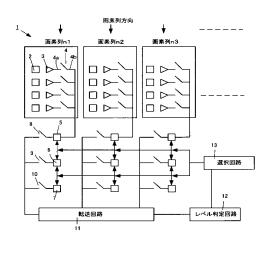
(54) 【発明の名称】 CMOS型固体撮像素子

(57)【要約】

【課題】CDS回路の出力にバラツキがあっても画素列にノイズを生じないCMOS型固体撮像素子を提供する

【解決手段】画素列 $n1\sim n3$ 年に並列接続されたCDS回路 $5\sim 7$ と、このCDS回路 $5\sim 7$ を選択的に切り換える切り換え手段 $8\sim 10$ と、切り換え手段 $8\sim 10$ によって選択されたCDS回路 $5\sim 7$ から出力される撮像信号を転送する転送回路11と、前記撮像信号を画素列 $n1\sim n3$ 年に並列接続された各CDS回路 $5\sim 7$ 年に通過させて得られた全ての前記CDS回路出力値の平均レベル値と転送回路11から出力される撮像信号レベルとを比較して、そのレベル差が最も小さくなるようにCDS回路 $5\sim 7$ の中から1つを各画素列 $n1\sim n3$ 年に決定するレベル判定回路12と、レベル判定回路12で決定されたCDS回路 $5\sim 7$ を各画素列 $n1\sim n3$ 年に選択する選択信号を切り換え手段 $8\sim 10$ に出力する選択回路13と、からなる。

【選択図】 図1



【特許請求の範囲】

【請求項1】

複数の撮像領域を有する画素列が複数配置され、前記複数の各画素列から並列に読み出される撮像信号を出力するCMOS型固体撮像素子において、

前記各画素列毎に並列接続された前記撮像信号のノイズ除去を行う複数のCDS回路と、前記複数のCDS回路を選択的に切り換える切り換え手段と、

前記切り換え手段によって選択されたCDS回路から出力される前記撮像信号を前記各画素列毎で転送する転送回路と、

前記撮像領域に撮像光を照射しない場合の前記撮像領域から出力される撮像信号を前記各画素列毎に並列接続された各CDS回路毎に通過させて得られた全ての前記CDS回路出力値の平均レベル値を記憶し、前記平均レベル値と前記転送回路から転送された撮像信号レベルとを比較して、そのレベル差が最も小さくなるように前記複数のCDS回路の中から1つを前記各画素列毎に決定するレベル判定回路と、

前記レベル判定回路で決定された前記CDS回路を前記各画素列毎に記憶し、前記各画素列に接続された前記CDS回路のいずれかを選択する選択信号を前記切り換え手段に出力する選択回路と、

からなることを特徴とするСМОS型固体撮像素子。

【発明の詳細な説明】

[0001]

【発明の属する技術分野】

本発明は、固体撮像素子に係わり、特に複数に分割された撮像読み出しエリアから撮像信号の並列読み出しを行う CMOS型撮像素子に関する。

[0002]

【従来の技術】

従来の固体撮像素子には、大別してCCD型とCMOS型の2つがある。CCD型は、光を電荷に変換するフォトダイオードに発生した電荷を電荷転送素子(CCD:Charge Coupled Device)により直接に外部へ転送する方式である。

一方、СМОS型は、光を電荷に変換するフォトダイオードに発生した電荷を各フォトダイオードに対応して設けられた各読み出し用アンプにより電位として取り出して外部へ出力する。

[0003]

上記のCCD型では特殊な製造プロセスを必要とし、またCCDを駆動するための複数の高い電源電圧を必要とする。これに対して、上記のMOS型は、一般的なCMOS-IC製造プロセスのみによって製造でき、また同時にリセットノイズの除去回路、各種画像処理回路等の周辺回路も同じCMOS-IC製造プロセスによりオンチップ化でき、加えて低い単一電源のみで構成できることによる低消費電力素子であるというCCD型にはないようなメリットがあることから、近年、特に利用されるようになってきている。

[00004]

この C M O S 型固体撮像素子は、複数の画素列毎に配置された複数の撮像領域と、前記撮像信号を増幅する複数の読み出し用アンプと、前記複数の読み出し用アンプで増幅された前記撮像信号を切り換える複数のスイッチと、前記複数のスイッチの各スイッチと接続され、前記複数のスイッチを介して供給される前記撮像信号のノイズを除去する複数の C D S (相関 2 重サンプリング)回路と、前記複数の C D S 回路でノイズ除去された前記撮像信号を水平転送して外部に出力する転送回路と、からなる。

[00005]

【発明が解決しようとする課題】

しかしながら、СМОS型では、前記したСDS回路の特性バラツキにより画素列から出力される撮像信号のレベルにバラツキを生じるため、画素列に縦縞ノイズを発生させるといった問題を生じていた。

そこで、本発明は、懸かる問題を解決するためになされたものであり、CDS回路の特性

20

30

40

50

20

30

40

50

バラツキがあっても画素列にノイズを生じない CMOS型固体撮像素子を提供することを目的とする。

[0006]

【課題を解決するための手段】

本発明は、複数の撮像領域を有する画素列が複数配置され、前記複数の各画素列から並列に読み出される撮像信号を出力するCMOS型固体撮像素子において、前記各画素列毎に並列接続された前記撮像信号のノイズ除去を行う複数のCDS回路と、前記複数のCDS回路を選択的に切り換える切り換え手段と、前記切り換え手段によって選択されたCDS回路から出力される前記撮像信号を前記各画素列毎で転送する転送回路と、前記撮像領域から出力される撮像信号を前記各画素列毎に近過させて得られた全ての前記CDS回路出力値の平均レベル値を記憶し、前記平均レベル値と前記転送回路から転送された撮像信号レベルとを比較して、そのレベル差が最も小さくなるように前記複数のCDS回路の中から1つを前記を回素列毎に決定するレベル判定回路と、前記レベル判定回路で決定された前記CDS回路を前記各画素列毎に記憶し、前記各画素列に接続された前記CDS回路のいずれかを選択する選択信号を前記切り換え手段に出力する選択回路と、からなることを特徴とするCMOS型固体撮像素子を提供する。

[0007]

【発明の実施の形態】

以下、本発明の実施形態について図1及び図2を用いて説明する。 図1は、本発明の実施形態のCMOS型固体撮像素子を示す回路ブロック図である。 図2は、各画素列に接続されたCDS回路出力値を示す図である。

[00008]

図1に示すように、本発明の実施形態のСМОS型固体撮像素子1は、複数の画素列 n 1 ~n3毎に配置された複数の撮像領域2と、複数の撮像領域2から出力される撮像信号を 増幅する複数の読み出し用アンプ3と、複数の読み出し用アンプ3により増幅された前記 撮像信号を供給する一方の端子4a及び前記撮像信号を出力する他方の端子4bを有して 、 複数の撮像領域 2 の各部に対応して配置された複数のスイッチ 4 と、複数のスイッチ 4 の他方の端子4bに並列接続され、各画素列n1~n3毎に配置された撮像領域2から出 力された前記撮像信号のノイズを除去する第1乃至第3のCDS回路5、6、7と、第1 乃至第3のCDS回路5、6、7のそれぞれに対応して接続された第1乃至第3スイッチ 8、9、10と、画素列n1~n3における第1乃至第3のCDS回路5、6、7から出 力されるノイズ除去された前記撮像信号を転送する転送回路11と、撮像領域2に撮像光 を照射しない場合に出力される撮像信号を画素列n1~n3に並列接続されたCDS回路 5、6、7に通過させて得られた全てのCDS回路出力値の平均レベル値を記憶し、この 平均レベル値と転送回路11から転送される各CDS回路5、6、7毎に出力される撮像 信号レベルとを比較して、そのレベル差が最も小さくなるようにCDS回路5、6、7の 中から1つを各画素列n1~n3毎に決定するレベル判定回路12と、このレベル判定回 路12で決定されたСDS回路5、6、7を各画素列 n 1 ~ n 3 毎に記憶し、各画素列 n 1 ~ n 3 に接続された第 1 乃至第 3 の C D S 回路 5 、 6 、 7 のいずれかを選択する信号を 出力する選択回路13と、からなる。

[0009]

次に、その動作について図2を併せ用いて説明する。

以下では、画素列 n $1 \sim n$ 3 毎に 3 個の C D S 回路 5 、 6 、 7 が配列されている場合について説明する。

撮像光を照射しない状態で、撮像領域2から出力される撮像信号を読み取り用アンプ3及びスイッチ4を介して第1のCDS回路5に入力した後、第1乃至第3スイッチ8、9、10のいずれかを介して転送回路9に転送する。

そして、図2に示すように、レベル判定回路12で、前記した撮像信号を画素列n1~n3に接続された各CDS回路5、6、7毎に通過させて得られた平均レベル値を記憶し、

この平均レベル値と転送回路11から転送された各CDS回路5、6、7毎に出力される撮像信号レベルとを比較して、そのレベル差が最も小さくなるように各画素列 n 1 ~ n 3 毎にCDS回路5、6、7の組み合わせを決定する。図2中、○で囲んだCDS回路が最も良い組み合わせを示し、点線は平均レベル値を示している。この後、選択回路13により、レベル判定回路12で決定された各画素列 n 1 ~ n 3 のCDS回路5、6、7を記憶し、各画素列 n 1 ~ n 3 に接続された第1乃至第3のCDS回路5、6、7のいずれかを選択する信号を出力する。このようにして第1乃至第3のCDS回路5、6、7を選択した後、撮像領域2に撮像光を照射して各画素列でノイズを発生させない撮像画像を得るようにする。

[0010]

以上のように、本発明の実施形態によれば、複数の画素列 n 1 ~ n 3 毎に配置された複数 の撮像領域2と、複数の撮像領域2から出力される撮像信号を増幅する複数の読み出し用 アンプ3と、複数の読み出し用アンプ3により増幅された前記撮像信号を供給する一方の 端子4a及び前記撮像信号を出力する他方の端子4bを有して、複数の撮像領域2の各部 に 対 応 し て 配 置 さ れ た 複 数 の ス イ ッ チ 4 と 、 複 数 の ス イ ッ チ 4 の 他 方 の 端 子 4 b に 並 列 接 続され、各画素列n1~n3毎に配置された撮像領域2から出力された前記撮像信号のノ イズを除去する第1乃至第3のCDS回路5、6、7と、第1乃至第3のCDS回路5、 6、7のそれぞれに対応して接続された第1乃至第3スイッチ8、9、10と、画素列 n $1 \sim n 3$ における第 1 乃至第 3 の C D S 回路 5 、 6 、 7 から出力されるノイズ除去された 前記撮像信号を転送する転送回路11と、撮像領域2に撮像光を照射しない場合に出力さ れる撮像信号を画素列 n 1 ~ n 3 に並列接続された C D S 回路 5 、 6 、 7 に通過させて得 られた全てのCDS回路出力値の平均レベル値を記憶し、この平均レベル値と転送回路1 1から転送される各CDS回路5、6、7毎に出力される撮像信号レベルとを比較して、 そのレベル差が最も小さくなるようにCDS回路5、6、7の中から1つを各画素列n1 ~ n 3 毎に決定するレベル判定回路 1 2 と、このレベル判定回路 1 2 で決定された C D S 回路5、6、7を各画素列 n 1 ~ n 3 毎に記憶し、各画素列 n 1 ~ n 3 に接続された第 1 乃至第3のCDS回路5、6、7のいずれかを選択する信号を出力する選択回路13と、 からなるので、CDS回路の出力にバラツキがあっても画素列にノイズを生じないCMO S型固体撮像素子1が得られる。

なお、読み出し用アンプ3がない場合でも本発明の効果は得られる。

[0011]

【発明の効果】

以上のように、本発明によれば、複数の撮像領域を有する画素列が複数配置され、前記複数の各画素列から並列に読み出される撮像信号を出力するCMOS型固体撮像素子において、前記各画素列毎に並列接続された前記撮像信号のノイズ除去を行う複数のCDS回路と、前記複数のCDS回路を選択的に切り換える切り換え手段と、前記切り換え手段によって選択されたCDS回路から出力される前記撮像信号を前記各画素列毎で転送する転送回路と、前記撮像領域に撮像光を照射しない場合の前記撮像領域から出力される撮像信号を前記各画素列毎に並列接続された各CDS回路毎に通過させて得られた全ての前記CDS回路出力値の平均レベル値を記憶し、前記平均レベル値と前記転送回路から転送された撮像信号レベルとを比較して、そのレベル差が最も小さくなるように前記複数のCDS回路の中から1つを前記各画素列毎に決定するレベル判定回路と、前記レベル判定回路で決定された前記CDS回路を前記各画素列毎に記憶し、前記各画素列に接続された前記CDS回路のいずれかを選択する選択信号を前記切り換え手段に出力する選択回路と、からなるので、CDS回路の出力にバラツキがあっても画素列にノイズを生じないCMOS型固体撮像素子が得られる。

【図面の簡単な説明】

【図1】本発明の実施形態のСМОS型固体撮像素子を示す回路ブロック図である。

【図2】各画素列に接続されたCDS回路出力値を示す図である。

【符号の説明】

10

20

30

40

1 … C M O S 型固体撮像素子、2 … 撮像領域、3 … 読み出し用アンプ、4 … スイッチ、5 … 第 1 の C D S 回路、6 … 第 2 の C D S 回路、7 … 第 3 の C D S 回路、8 … 第 1 スイッチ、9 … 第 2 スイッチ、10 … 第 3 スイッチ、11 … 転送回路、12 … レベル判定回路、13 … 選択回路、n1、n2、n3 … 画素列

